



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **03237532 A**(43) Date of publication of application: **23.10.91**

(51) Int. Cl.

**G06F 11/22**  
**G06F 13/00**  
**G06F 15/16**(21) Application number: **02034647**(22) Date of filing: **14.02.90**(71) Applicant: **NEC CORP**(72) Inventor: **KUMAKURA TAKASHI**(54) **SYSTEM BUS EVALUATION TEST SYSTEM**

## (57) Abstract:

**PURPOSE:** To improve the reliability and to shorten the read time to the service start by setting test data including equipment environments of a system bus and generating a software dummy task to preliminarily execute various tests and the performance test in the period from single substance evaluation to overall test.

**CONSTITUTION:** Test data including equipment environments for confirmation of various operations and

performance evaluation of the system bus is set. Test data is set to the same value as the processing of online soft by a command to start the system bus. At this time, a software dummy task is generated after the number of communication requests and the load for one call are set. When the frequency in repeat reaches the set number of communication requests in this state, traffic data at the time of the end is outputted to measure the traffic. Thus, the reliability is improved and the read time to the service start is shortened.

COPYRIGHT: (C)1991,JPO&amp;Japio

**BEST AVAILABLE COPY**

## ⑫ 公開特許公報(A)

平3-237532

⑬ Int. Cl.<sup>5</sup>G 06 F 11/22  
13/00  
15/16

識別記号

3 1 0 A  
3 0 1 X  
3 6 0 R

庁内整理番号

7230-5B  
7629-5B  
6945-5B

⑭ 公開 平成3年(1991)10月23日

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 システムバス評価試験方式

⑯ 特 願 平2-34647

⑰ 出 願 平2(1990)2月14日

⑱ 発 明 者 熊 倉 隆 志 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 内 原 晋

## 明 細 書

## 発明の名称

システムバス評価試験方式

## 特許請求の範囲

通信手段としてシステムバスを有するマルチプロセッサシステムのシステムバス評価試験方式において、前記システムバスの各種動作確認および性能評価のための設備環境を含めた試験データを設定し記憶する記憶手段と、前記試験データをコマンドで任意に制御するための制御手順と特定プロセッサ間の通信時間の測定および処理能力を測定するためのソフトウェア疑似タスクとを発生させる制御手段とを備えることを特徴とするシステムバス評価試験方式。

## 発明の詳細な説明

(産業上の利用分野)

本発明はシステムバス評価試験方式に関し、特

にシステムバスの評価試験を単独に行うことが可能なシステムバス評価試験方式に関する。

〔従来の技術〕

従来のシステムバス評価試験方式は、最初に簡単なプログラム構成による単体試験後に単体評価を行い、次に機能主体形のテストプログラムにより基本機能を確認後、オンラインソフトと結合して問題点を洗い出し、性能評価については疑似呼発生装置から負荷をかけることにより行うという方法で行われていた。

〔発明が解決しようとする課題〕

上述した従来のシステムバス評価試験方式は、単体試験後に単体評価を行い、単体評価後直ちにオンラインソフトと結合した総合試験を行う方法を取っているため、オンラインリアルタイムシステムの下でなければ発生しないような問題は、事前に発見することが簡単にはできないため、サービスを開始するまでの間に試験のための時間を十分に掛けなければならないという問題点がある。また、性能評価においても、設備環境を十分に整

えなければ正確に評価できないという問題点もある。

本発明の目的は、システムバスの単体評価からオンラインソフトと結合した総合試験を行うまでの間に、事前に各種の試験および性能評価を行うことを可能とし、システムバスの信頼性の向上と装置全体のサービス開始までのリードタイムを短縮できるシステムバス評価試験方式を提供することにある。

#### 〔課題を解決するための手段〕

本発明のシステムバス評価試験方式は、通信手段としてシステムバスを有するマルチプロセッサシステムのシステムバス評価試験方式において、前記システムバスの各種動作確認および性能評価のための設備環境を含めた試験データを設定し記憶する記憶手段と、前記試験データをコマンドで任意に制御するための制御手順と特定プロセッサ間の通信時間の測定および処理能力を測定するためのソフトウェア疑似タスクとを発生させる制御手段とを備える構成である。

<SBC:QCW;

<SBC:CHC;

<SBC:TSK,N;

<SBC:BHC,30K;

#### 〔発明の効果〕

以上説明したように、本発明は、システムバスの各種動作確認および性能評価のための設備環境を含めた試験データを設定し記憶する記憶手段と、設定した試験データをコマンドで任意に制御するための制御手順および特定プロセッサ間の通信時間の測定および処理能力を測定するためのソフトウェア疑似タスクを発生させる制御手段とを備えることにより、システムバスの単体評価からオンラインソフトと結合した総合試験を行うまでの間に、事前に各種の試験および性能評価を行うことを可能とし、システムバスの信頼性の向上と装置全体のサービス開始までのリードタイムを短縮できるという効果が有る。

図面の簡単な説明

#### 〔実施例〕

次に、本発明の実施例について図面を参照して説明する。

第1図は本発明の一実施例の流れ図、第2図は試験データの設定状態を示す図である。

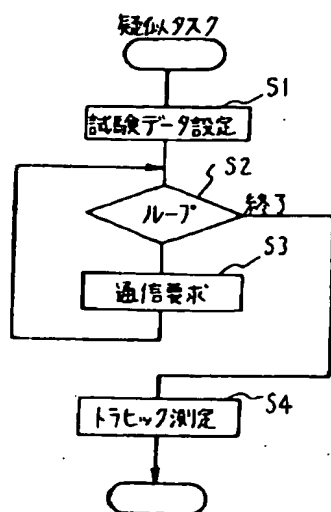
本発明のシステムバスの各種動作確認および性能評価を行うためには、最初にステップ（以下Sと記す）1で第2図に示すようにシステムバスQ（以下QCWと記す）の各種データを、コマンドによりオンラインソフトの処理と同一値に設定後、システムバス起動（以下CHCと記す）を行う。このとき一つの呼での通信要求回数と任意の負荷（BHC単位の数値）を設定後、S2でソフト疑似タスク（以下TSKと記す）を発生させる。この状態を一定時間継続しS3で通信要求を行い、繰返し回数が設定の通信要求回数に到達するとTSKの発生を中止し、S4で終了時のトラヒックデータを出力しトラヒック測定を行う。

一例として、前述の説明に出てくる各種コマンドの流れを以下に示す。

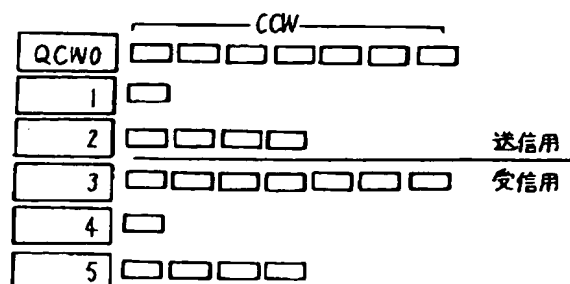
第1図は本発明の一実施例の流れ図、第2図は試験データの設定状態を示す図である。

代理人 弁理士 内 原 晋

BEST AVAILABLE COPY



第1図



第2図

BEST AVAILABLE COPY